

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of: **Fumio OTAKE, et al.**

Group Art Unit: **Not Yet Assigned**

Serial No.: **Not Yet Assigned**

Examiner: **Not Yet Assigned**

Filed: **September 12, 2003**

For: **OPTICAL MODULATOR AND METHOD OF MANUFACTURING THE SAME**

CLAIM FOR PRIORITY UNDER 35 U.S.C. 119

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Date: September 12, 2003

Sir:

The benefit of the filing date of the following prior foreign application is hereby requested for the above-identified application, and the priority provided in 35 U.S.C. 119 is hereby claimed:

Japanese Appln. No. 2002-267090, filed September 12, 2002

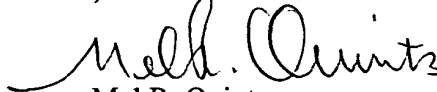
In support of this claim, the requisite certified copy of said original foreign application is filed herewith.

It is requested that the file of this application be marked to indicate that the applicants have complied with the requirements of 35 U.S.C. 119 and that the Patent and Trademark Office kindly acknowledge receipt of said certified copy.

In the event that any fees are due in connection with this paper, please charge our Deposit Account No. 01-2340.

Respectfully submitted,

ARMSTRONG, WESTERMAN & HATTORI, LLP



Mel R. Quintos
Attorney for Applicants
Reg. No. 31,898

MRQ/jaz
Atty. Docket No. **031138**
Suite 1000
1725 K Street, N.W.
Washington, D.C. 20006
(202) 659-2930



23850

PATENT TRADEMARK OFFICE

**PATENT OFFICE
JAPANESE GOVERNMENT**

This is to certify that the annexed is a true copy of the following application as filed with this office.

Date of Application: September 12, 2002

Application Number: Japanese Patent Application
No. 2002-267090
[JP2002-267090]

Applicant(s): FUJITSU QUANTUM DEVICES LIMITED
FUJITSU LIMITED

June 13, 2003

Commissioner,
Patent Office

Shinichiro Ohta (Seal)

Certificate No. 2003-3045306

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年 9月12日

出 願 番 号

Application Number:

特願2002-267090

[ST.10/C]:

[JP 2002-267090]

出 願 人

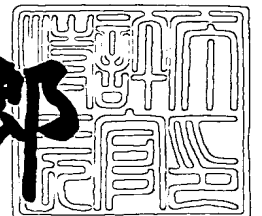
Applicant(s):

富士通カンタムデバイス株式会社
富士通株式会社

2003年 6月13日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3045306

【書類名】 特許願

【整理番号】 0200016

【提出日】 平成14年 9月12日

【あて先】 特許庁長官 太田 信一郎 殿

【国際特許分類】 G02F 1/01

【発明の名称】 光変調器及びその製造方法

【請求項の数】 23

【発明者】

【住所又は居所】 山梨県中巨摩郡昭和町大字紙漉阿原 1 0 0 0 番地 富士通カンタムデバイス株式会社内

【氏名】 大竹 文雄

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通株式会社内

【氏名】 雙田 晴久

【特許出願人】

【識別番号】 000154325

【氏名又は名称】 富士通カンタムデバイス株式会社

【特許出願人】

【識別番号】 000005223

【氏名又は名称】 富士通株式会社

【代理人】

【識別番号】 100087480

【弁理士】

【氏名又は名称】 片山 修平

【電話番号】 043-351-2361

【手数料の表示】

【予納台帳番号】 153948

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0203504

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 光変調器及びその製造方法

【特許請求の範囲】

【請求項 1】 光導波路の上部に設けられた P 型又は N 型の半導体層と、
前記光導波路の延在部における前記半導体層上にそれぞれ離間して設けられ、
前記光導波路に変調信号を印加する複数の変調電極とを有し、

前記半導体層は、前記複数の変調電極の直下に位置する第 1 の領域と、該第 1
の領域の間に位置する第 2 の領域とを有し、該第 2 の領域が、前記第 1 の領域間
を電気的に分離する分離部を有することを特徴とする光変調器。

【請求項 2】 前記分離部は、前記第 1 の領域と比較して高抵抗な領域であ
ることを特徴とする請求項 1 記載の光変調器。

【請求項 3】 前記分離部は、i 型半導体で構成されていることを特徴とす
る請求項 2 記載の光変調器。

【請求項 4】 前記分離部は、酸素、窒素、ホウ素、鉄、クロム、ルテニウ
ムのうち少なくとも 1 つの元素がドーピングされていることを特徴とする請求項
2 記載の光変調器。

【請求項 5】 前記分離部は、前記第 1 の領域の導伝型と反対の導伝型の領
域であることを特徴とする請求項 1 記載の光変調器。

【請求項 6】 前記分離部は、前記半導体層の空乏化領域であることを特徴
とする請求項 1 記載の光変調器。

【請求項 7】 前記第 2 の領域にバイアス電圧を印加するための電極を有し
、
前記空乏化領域が前記電極より印加されたバイアス電圧で形成されることを特
徴とする請求項 6 記載の光変調器。

【請求項 8】 前記第 2 の領域上に該第 2 の領域の導伝型と反対の導伝型の
逆導電型半導体層を有し、

前記空乏化領域は、前記第 2 の領域と前記逆導電型半導体層との P N 接合によ
り形成されることを特徴とする請求項 6 記載の光変調器。

【請求項 9】 前記光導波路と前記半導体層との少なくとも 1 つは、化合物

半導体により形成されていることを特徴とする請求項 1 記載の光変調器。

【請求項 1 0】 前記化合物半導体は、ガリウム、ヒ素、アンチモン、アルミニウム、インジウム、リン、窒素、亜鉛、カドミウム、セレン、硫黄のうち少なくとも 1 つを含むことを特徴とする請求項 9 記載の光変調器。

【請求項 1 1】 前記光導波路と前記半導体層との少なくとも 1 つは、シリコン系半導体により形成されていることを特徴とする請求項 1 記載の光変調器。

【請求項 1 2】 前記シリコン系半導体は、ケイ素、ゲルマニウム、カーボンのうち少なくとも 1 つを含むことを特徴とする請求項 1 1 記載の光変調器。

【請求項 1 3】 光導波路の延在部における半導体層上にそれぞれ離間して設けられた複数の変調電極を有する光変調器の製造方法であって、

前記半導体層における前記複数の変調電極が形成される第 1 の領域の間の第 2 の領域に、前記第 1 の領域を電氣的に分離する分離部を形成する工程を有することを特徴とする光変調器の製造方法。

【請求項 1 4】 前記工程は、前記第 1 の領域と比較して高抵抗な前記分離部を形成することを特徴とする請求項 1 3 記載の光変調器の製造方法。

【請求項 1 5】 前記工程は、前記分離部を i 型半導体に形成することを特徴とする請求項 1 4 記載の光変調器の製造方法。

【請求項 1 6】 前記工程は、前記分離部が形成される領域に酸素、窒素、ホウ素、鉄、クロム、ルテニウムのうち少なくとも 1 つの元素をドーピングすることを特徴とする請求項 1 4 記載の光変調器の製造方法。

【請求項 1 7】 前記工程は、前記第 1 の領域の導伝型と反対の導伝型の前記分離部を形成することを特徴とする請求項 1 3 記載の光変調器の製造方法。

【請求項 1 8】 光導波路の延在部における第 1 の領域上にそれぞれ離間して設けられた複数の変調電極を有する光変調器の製造方法であって、

前記第 1 の領域における前記複数の変調電極が形成される第 1 の領域の間の第 2 の領域上に、前記第 1 の領域の導伝型と反対の導伝型の第 2 の領域を形成する工程を有することを特徴とする光変調器の製造方法。

【請求項 1 9】 光導波路の延在部における半導体層上にそれぞれ離間して設けられた複数の変調電極を有する光変調器の製造方法であって、

前記半導体層における前記複数の変調電極が形成される第 1 の領域の間の領域上に、バイアス電圧を印加するためのバイアス電極を形成する工程を有することを特徴とする光変調器の製造方法。

【請求項 2 0】 前記光導波路と前記半導体層との少なくとも 1 つは、化合物半導体により形成されていることを特徴とする請求項 1 3 記載の光変調器の製造方法。

【請求項 2 1】 前記化合物半導体は、ガリウム、ヒ素、アンチモン、アルミニウム、インジウム、リン、窒素、亜鉛、カドミウム、セレン、硫黄のうち少なくとも 1 つを含むことを特徴とする請求項 2 0 記載の光変調器の製造方法。

【請求項 2 2】 前記光導波路と前記半導体層との少なくとも 1 つは、シリコン系半導体により形成されていることを特徴とする請求項 1 3 記載の光変調器の製造方法。

【請求項 2 3】 前記シリコン系半導体は、ケイ素、ゲルマニウム、カーボンのうち少なくとも 1 つを含むことを特徴とする請求項 2 2 記載の光変調器の製造方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、光変調器及びその製造方法に関し、特に複数の変調電極を有する光変調器及びその製造方法に関する。

【0 0 0 2】

【従来技術】

一般的に 1 0 G b p s 以上の高速動作が要求される光変調器には、進行波電極が採用される。また、このような進行波電極を有する光変調器では、変調帯域を向上させるために特別な電極構造が用いられていた（例えば非特許文献 1 参照）。この一例を従来技術 1 として図 1 に示す。

【0 0 0 3】

図 1 は、マッハツェンダ型光変調器の構造例を示す上面図である。図 1 において、マッハツェンダ型光変調器は、半絶縁性 G a A s （ガリウム・ヒ素）基板 1

1 1 上に下部電極層として N^+ 型GaAs層1 1 2を有する。また、 N^+ 型GaAs層1 1 2上には光導波路構造としてAlGaAs層1 1 4とGaAs層1 1 5とAlGaAs層1 0 5及び1 0 6とが形成されている。

【0 0 0 4】

光導波路構造の中央に位置するGaAs層1 1 5はコア層である。また、コア層を挟むAlGaAs層1 1 4及び1 0 5（1 0 6）は、ノンドープのクラッド層である。

【0 0 0 5】

このように構成されたマッハツェンダ型光変調器において、電極は変調信号が伝達する主流となる進行波電極1 0 1及び1 0 2と、被変調光に直接変調信号を伝える複数の変調電極1 0 3及び1 0 4とを有してなる。これは、一般的に進行波電極1 0 1（1 0 2）を伝播する変調信号の速度がコア層を伝播する被変調光の速度よりも速いという不具合を解消するためである。即ち、上記のように、進行波電極1 0 1（1 0 2）が複数の変調電極1 0 3（1 0 4）を有する構造とすることで、進行波電極1 0 1（1 0 2）を伝達する変調信号の伝播速度を遅くし、変調信号の伝播速度を被変調光の伝播速度に一致させることが可能となる。これは、変調電極1 0 3（1 0 4）が進行波電極1 0 1（1 0 2）に対して容量的な負荷として作用するためである。

【0 0 0 6】

また、進行波電極1 0 1及び1 0 2は、埋め込まれた N^+ 型GaAs層1 1 2までを除去するトレンチにより形成された溝1 0 7及び1 0 8により、相互に電氣的に分離されている。このため、セグメントに分離された変調電極1 0 3（1 0 4）と進行波電極1 0 1（1 0 2）との間は、エアブリッジ構造で電氣的に接続されている。

【0 0 0 7】

このような特殊な構造を有することで、図に示すマッハツェンダ型光変調器では、変調信号と被変調光との伝播速度は一致し、変調器全体の特性インピーダンスは所定の値（一般的に5 0 Ω ）にマッチングされている。

【0 0 0 8】

このような中、近年では、上記のような光変調器の更なる高性能化が要求されている。その1つは、動作電圧の低電圧化である。

【0009】

【非特許文献1】

L.Mori,D.Hoffmann,K.Matzen,C.Bornholdt,G.G.Mekonnen,F.Reier,
 “Trabeling wave electrodes for 50GHz operation of opto-electronic device based on InP”, 11th International Conference on Indium Phosphide and Related Materials, Davos,Switzerland, pp.385-388, 16-20 May (1999)

【0010】

【発明が解決しようとする課題】

しかしながら、図1に示す従来技術1では、変調電極103（104）とコア層115との間にノンドープの（＝半絶縁性の）クラッド層105（106）を有するため、変調信号による電界を効率よくコア層115に印加することが困難であった。また、これを改善するために、例えばクラッド層105（106）を導電層で形成した場合（これを以下、従来技術2という）、この導電層であるクラッド層105（106）を通して、変調電極103が隣同士でつながってしまい、変調信号のロスと、被変調光との速度ずれとが発生してしまうという問題が存在した。

【0011】

従って、本発明は、上記のような要求に鑑みてなされたもので、変調電圧が低減化された光変調器を提供することを目的とする。更に本発明は、このような効果を得られる光変調器の製造方法を提供することを目的とする。

【0012】

【課題を解決するための手段】

かかる目的を達成するために、本発明は、請求項1記載のように、光導波路と、該光導波路上に設けられたP型又はN型の半導体層と、前記光導波路の延在部における前記半導体層上にそれぞれ離間して設けられ、前記光導波路に変調信号を印加する複数の変調電極とを有し、前記半導体層が、前記複数の変調電極の直下に位置する第1の領域と、該第1の領域の間に位置する第2の領域とを有し、

、該第 2 の領域が、前記第 1 の領域間を電氣的に分離する分離部を有する。これにより、変調電極が形成される第 1 の領域間を相互に電氣的に分離することができるため、変調電圧が低減化された光変調器を提供が提供される。

【 0 0 1 3 】

また、上記の光変調器において、例えば請求項 2 のように、前記分離部が、前記第 1 の領域と比較して高抵抗な領域であるように構成することもできる。またこの場合、例えば請求項 3 記載のように、前記分離部が、i 型半導体で構成されている。

【 0 0 1 4 】

また、上記の光変調器において、例えば請求項 4 記載のように、前記分離部が、酸素、窒素、ホウ素、鉄、クロム、ルテニウムのうち少なくとも 1 つの元素がドーピングされている構成とすることもできる。

【 0 0 1 5 】

また、上記の光変調器において、例えば請求項 5 記載のように、前記分離部が、前記第 1 の領域の導伝型と反対の導伝型の領域であるように構成することもできる。

【 0 0 1 6 】

またこの他にも、例えば請求項 6 記載のように、前記分離部が、前記半導体層の空乏化領域であるように構成することも可能である。またこの場合、例えば請求項 7 記載のように、前記第 2 の領域にバイアス電圧を印加するための電極を有し、前記空乏化領域が前記電極より印加されたバイアス電圧で形成されるように構成することもできる。またこの他にも、例えば請求項 8 記載のように、前記第 2 の領域上に該第 2 の領域の導伝型と反対の導伝型の逆導電型半導体層を有し、前記空乏化領域が、前記第 2 の領域と前記逆導電型半導体層との P N 接合により形成されるように構成することもできる。

【 0 0 1 7 】

また、上記の光変調器において、例えば請求項 9 記載のように、前記光導波路と前記半導体層との少なくとも 1 つが、化合物半導体により形成されている構成とすることもできる。またこの場合、例えば請求項 1 0 記載のように、前記化合

物半導体が、ガリウム、ヒ素、アンチモン、アルミニウム、インジウム、リン、窒素、亜鉛、カドミウム、セレン、硫黄のうち少なくとも1つを含む。

【 0 0 1 8 】

また、上記の光変調器において、例えば請求項 1 1 記載のように、前記光導波路と前記半導体層との少なくとも1つが、シリコン系半導体により形成されている構成とすることもできる。またこの場合、例えば請求項 1 2 記載のように、前記シリコン系半導体が、ケイ素、ゲルマニウム、カーボンのうち少なくとも1つを含む。

【 0 0 1 9 】

また、本発明は、請求項 1 3 記載のように、光導波路の延在部における半導体層上にそれぞれ離間して設けられた複数の変調電極を有する光変調器の製造方法であって、前記半導体層における前記複数の変調電極が形成される第 1 の領域の間の第 2 の領域に、前記第 1 の領域を電氣的に分離する分離部を形成する工程を有する。これにより、変調電極が形成される第 1 の領域間を相互に電氣的に分離することがで、変調電圧が低減化された光変調器の製造方法が提供される。

【 0 0 2 0 】

また、上記の製造方法において、例えば請求項 1 4 記載のように、前記工程が、前記第 1 の領域と比較して高抵抗な前記分離部を形成する。またこの場合、例えば請求項 1 5 記載のように、前記工程が、前記分離部を i 型半導体に形成する。

【 0 0 2 1 】

また、上記の製造方法において、例えば請求項 1 6 記載のように、前記工程が、前記分離部が形成される領域に酸素、窒素、ホウ素、鉄、クロム、ルテニウムのうち少なくとも1つの元素をドーピングする。

【 0 0 2 2 】

また、上記の製造方法において、例えば請求項 1 7 記載のように、前記工程が、前記第 1 の領域の導伝型と反対の導伝型の前記分離部を形成する。

【 0 0 2 3 】

また、本発明は、請求項 1 8 記載のように、光導波路の延在部における第 1 の

領域上にそれぞれ離間して設けられた複数の変調電極を有する光変調器の製造方法であって、前記第 1 の領域における前記複数の変調電極が形成される第 1 の領域の間の第 2 の領域上に、前記第 1 の領域の導伝型と反対の導伝型の第 2 の領域を形成する工程を有する。これにより、変調電極が形成される第 1 の領域間を相互に電気的に分離することができ、変調電圧が低減化された光変調器の製造方法が提供される。

【 0 0 2 4 】

また、本発明は、請求項 1 9 記載のように、光導波路の延在部における半導体層上にそれぞれ離間して設けられた複数の変調電極を有する光変調器の製造方法であって、前記半導体層における前記複数の変調電極が形成される第 1 の領域の間の領域上に、バイアス電圧を印加するためのバイアス電極を形成する工程を有する。これにより、変調電極が形成される第 1 の領域間を相互に電氣的に分離することができ、変調電圧が低減化された光変調器の製造方法が提供される。

【 0 0 2 5 】

また、上記の製造方法において、例えば請求項 2 0 記載のように、前記光導波路と前記半導体層との少なくとも 1 つが、化合物半導体により形成されている。またこの場合、例えば請求項 2 1 記載のように、前記化合物半導体が、ガリウム、ヒ素、アンチモン、アルミニウム、インジウム、リン、窒素、亜鉛、カドミウム、セレン、硫黄のうち少なくとも 1 つを含む。

【 0 0 2 6 】

また、上記の製造方法において、例えば請求項 2 2 記載のように、前記光導波路と前記半導体層との少なくとも 1 つは、シリコン系半導体により形成されている。またこの場合、例えば請求項 2 3 記載のように、前記シリコン系半導体が、ケイ素、ゲルマニウム、カーボンのうち少なくとも 1 つを含む。

【 0 0 2 7 】

【発明の実施の形態】

以下、本発明の好適な実施形態について図面を用いて詳細に説明する。

【 0 0 2 8 】

〔第 1 の実施形態〕

以下、本発明の第 1 の実施形態について、図面を用いて詳細に説明する。図 2 は、本発明の第 1 の実施形態による光変調器 1 0 の構成を示す図であり、(a) はその上面図であり、(b) はその A - A' 断面図であり、(b) はその B - B' 断面図である。

【 0 0 2 9 】

図 2 (a) を参照すると明らかなように、本実施形態による光変調器 1 0 は、入力された光を光導波路部 2 a, 2 b にそれぞれ分岐するマツハツエнда型で構成されている。尚、以下の説明では、光導波路 9 b 側の符号を括弧で書く。

【 0 0 3 0 】

この構成において光導波路 2 a (2 b) は、図 2 (b) に示す A - A' 断面図を参照すると明らかなように、被変調光が伝播するコア層 8 a (8 b) が下部クラッド層 7 と上部クラッド層 9 a (9 b) とで挟まれた、ハイメサ構造を有している。尚、本実施形態において、下部クラッド層 7 は導電層であり、コア層 8 a (8 b) は半絶縁性半導体層である。

【 0 0 3 1 】

光導波路 2 a (2 b) 上には、セグメント化された変調電極 4 a (4 b) が離間されて複数設けられている。それぞれの変調電極 4 a (4 b) はエアブリッジ 5 a (5 b) を介して進行波電極 3 a (3 b) に接続されている。

【 0 0 3 2 】

また、上部クラッド層 9 a (9 b) は、各変調電極 4 a (4 b) の直下に位置する第 1 の領域と、この第 1 の領域の間に位置する第 2 の領域とに分割できる。第 1 の領域は、導電層である。これに対して第 2 の領域は、第 1 の領域を電氣的に分離するために、例えば抵抗率が $10^2 \Omega \cdot \text{cm}$ 以上の i 型半導体を用いて高抵抗の領域に形成される。この高抵抗領域を、分離部 6 a (6 b) とする。高抵抗な分離部 6 a (6 b) を形成する方法としては、以下の製造プロセスでより詳細に説明するが、例えば不純物 (ドーパント) を混入させるイオン注入法等が挙げられる。即ち、本実施形態による上部クラッド層 9 a, 9 b は、イオン注入法等を用いてその一部が高抵抗な領域に形成される (図 2 (c) 参照)。

【 0 0 3 3 】

このように、上部クラッド層 9 a (9 b) において、セグメント化された変調電極 4 a (4 b) の直下に位置する第 1 の領域を電氣的に分離することで、変調信号による電界を効率よくコア層 8 a (8 b) に印加することが可能になる。従って、光が閉じ込められるコア層 8 a (8 b) にかかる電界をより小さな変調電圧で誘起させることが達成される。

【0034】

以上のように本実施形態によれば、高周波である変調信号の損失の抑制及び変調電圧の低減化という 2 つの効果を両立させることが可能となる。また、図 3 に本実施形態で得られる効果と従来技術 1, 2 で得られる効果との比較を示す。尚、図 3 では変調信号の損失として S 2 1 をとって比較している。図 3 を参照すると明らかなように、単にクラッド層を導電層にする従来技術 2 と比較して、本実施形態では高周波の損失を表す S 2 1 が大きく改善されている。

【0035】

次に、本実施形態によるマッハツェンダ型の光変調器 10 を製造する具体的なプロセスについて、図面を用いて詳細に説明する。尚、図 4 は、図 2 で示したリッジタイプの光導波路構造を有する光変調器 10 の製造プロセスの例である。

【0036】

本プロセスでは、まず、半絶縁性半導体基板 1 上に N 型の導電性を有する半導体層 (以下、N 型半導体層という) 20 を成長し、更にこの上に、導電性が N 型の下部クラッド層 17 とノンドープのコア層 18 と導電性が P 型の上部クラッド層 19 とを順に成長する。ここで例えば、半絶縁性半導体基板 1 にはノンドープの GaAs (ガリウム・ヒ素) 等を用いる。

【0037】

N 型半導体層 20 は、半絶縁性 GaAs 基板 (1) 上に N+GaAs 等をエピタキシャル法を用いて $0.5\ \mu\text{m}$ 程度成長させることで形成する。下部クラッド層 17 は N 型半導体層 20 上に $\text{N}+\text{Al}_{0.2}\text{Ga}_{0.8}\text{As}$ (アルミニウム・ガリウム・ヒ素) をエピタキシャル法を用いて $0.5\ \mu\text{m}$ 程度成長させることで形成する。コア層 18 は下部クラッド層 17 上にノンドープの GaAs をエピタキシャル法を用いて $0.5\ \mu\text{m}$ 程度成長させることで形成する。上部クラッド層 19 は

コア層18上に $P+Al_{0.2}Ga_{0.8}As$ をエピタキシャル法を用いて $1.0\mu m$ 程度成長させることで形成する。但し、下部クラッド層17及び上部クラッド層19には、Al組成が0.3%以下の $AlGaAs$ を使用する。これにより、図4(a)に示すような、下部に $N+GaAs$ 層を持った $P+AlGaAs/GaAs/N+AlGaAs$ 光導波路構造エピタキシャル $GaAs$ ウェハが形成される。

【0038】

このようなウェハを形成すると、本プロセスでは、次に、上部クラッド層19における変調電極5a, 5bが形成される第1の領域の間に位置する第2の領域のみに所定のイオンを注入するためのレジストパターン21を形成する(図4(b)参照)。即ち、上部クラッド層19上に形成されるレジストパターン21は、上部クラッド層19の分離部6a, 6b(第2の領域)に対応する部分に開口部16'を有する。その後、イオン注入法を用いて開口部16'に位置する上部クラッド層19に酸素(O)イオンを注入する。これにより、上部クラッド層19の第2の領域が高抵抗な領域となり、第1の領域間が絶縁化されて電氣的に分離される。尚、本実施形態において、上記のようにIII族~V族の化合物半導体を用いた場合、イオン注入法におけるドーパントとしては酸素(O), ホウ素(B), 鉄(Fe), ルテニウム(Ru)等を使用することができる。また、酸素イオンを注入し、レジスト21を除去した後、上部クラッド層19側からアニール処理を施すことで、結晶中のダメージを回復する。

【0039】

次に、上部クラッド層19上に、光導波路2a, 2bを形成するためのレジストパターン22を形成し、このレジストパターン22が形成された領域以外の上部クラッド層19の一部をウェットエッチングにより除去する(図4(c)参照)。その後、最終的な光導波路の形状を形成するためのレジストパターン23を形成し、このレジストパターン23が形成された以外のウェハをウェットエッチングにより半絶縁性半導体基板1まで除去することで、最終的な光導波路構造を形成する(図4(d)参照)。

【0040】

このように光導波路 2 a, 2 b を形成すると、最後に金 (A u) を用いて進行波電極 3 a, 3 b と変調電極 4 a, 4 b とを形成し、更にこれらを A u によるエブリッジ 5 a, 5 b により電氣的に接続する。これら形成には、蒸着法とメッキ法とが用いられる。尚、これらに A u を使用するのには、変調信号であるミリ波の損失を低減させるためのである。また、上記で形成したウェハを保護膜 2 4 で保護するとよい。この保護膜 2 4 には例えば S i N (ケイ素・窒素) が使用される。

【 0 0 4 1 】

上記構成では、上部クラッド層 1 9 を先に P 型の導電層で形成した後、その一部 (第 2 の領域) をイオン注入法により高抵抗に加工することで図 2 に示すような構成を実現していたが、本実施形態ではこれとは逆に、上部クラッド層 1 9 を先にノンドーパの半絶縁性半導体層で形成し、その一部 (第 1 の領域) をイオン注入法により導電層に加工することでも同様の構成を得ることが可能である。尚、この際使用されるドーパントは、亜鉛 (Z n), マグネシウム (M g), ケイ素 (S i), 硫黄 (S), セレン (S e) 等である。

【 0 0 4 2 】

また、ドーパントを導入する方法としては、上記のイオン注入法の他に、拡散法等も使用することは可能である。更に、エピタキシャル成長法を使用して、該当する領域に高抵抗層又は導電層を形成することでも同様の構成を得ることが可能である。

【 0 0 4 3 】

〔第 2 の実施形態〕

また、本発明の第 2 の実施形態について、図面を用いて詳細に説明する。第 1 の実施形態では、上部クラッド層 1 9 において、セグメント化された変調電極 4 a, 4 b が形成される第 1 の領域間に位置する第 2 の領域を高抵抗に形成することで、第 1 の領域間を電氣的に分離する構成を有した。これに対し、本実施形態では、第 2 の領域の導電型と第 1 の領域の導電型とは逆の導電型で形成することで、第 1 の領域間を電氣的に分離する構成を有する。

【 0 0 4 4 】

図 5 に本実施形態によるマッハツェンダ型の光変調器 1 0 A の構成を示す。図 5 において、(a) は光変調器 1 0 A の上面図であり、(b) はその A - A' 断面図であり、(c) はその B - B' 断面図である。

【 0 0 4 5 】

本実施形態では、上部クラッド層 9 a, 9 b における分離部 2 6 a, 2 6 b がこの他の上部クラッド層 9 a, 9 b (第 1 の領域) の導電型と反対の導電型を有する。即ち、例えば第 1 の実施形態で説明したように、上部クラッド層 9 a, 9 b における第 1 の領域を P 型の半導体層で形成した場合、分離部 2 6 a, 2 6 b はその反対の N 型の半導体層で形成される。但し、各領域の導電型はこの逆であっても良い。

【 0 0 4 6 】

このように分離部 2 6 a, 2 6 b を反対の導電型で形成することで、本実施形態では第 1 の実施形態と同様に、第 1 の領域間を電氣的に分離することができ、変調信号による電界を効率よくコア層 8 a (8 b) に印加することが可能になる。従って、光が閉じ込められるコア層 8 a (8 b) にかかる電界をより小さな変調電圧で誘起させることが達成される。

【 0 0 4 7 】

尚、本実施形態による光変調器 1 0 A は、第 1 の実施形態と同様な製造プロセスで作成することが可能である。但し、イオン注入法や拡散法やエピタキシャル成長法等を用いた分離部 2 6 a, 2 6 b (第 2 の領域) の形成では、この領域が上部クラッド層 9 a, 9 b (第 1 の領域) と反対の導電型となるように形成される。尚、この他の構成は第 1 の実施形態と同様であるため、ここでは説明を省略する。

【 0 0 4 8 】

〔第 3 の実施形態〕

また、本発明の第 3 の実施形態について、図面を用いて詳細に説明する。本実施形態では、第 2 の領域を空乏化させることで、第 1 の領域間を電氣的に分離する。

【 0 0 4 9 】

これを実現するために、本実施形態では、第2の領域の上部に上部クラッド層9 a, 9 bと反対の導電型を有する半導体層3 9 bを形成する。これにより、第2の領域において異なる導電型の半導体層（逆導電型半導体層ともいう）を接触させることでPN接合が形成されるため、特別な電圧を印加することなく、上部クラッド層9 a, 9 bの第2の領域を空乏化させることができる。これにより、空乏化された第2の領域により第1の領域間が電氣的に分離され、変調信号による電界が効率よくコア層8 a（8 b）に印加される。従って、光が閉じ込められるコア層8 a（8 b）にかかる電界をより小さな変調電圧で誘起させることが達成される。

【0050】

尚、本実施形態によるマッハツェンダ型の光変調器10 Bの構成を図6に示す。図6において、（a）は光変調器10 Bの上面図であり、（b）はそのA-A'断面図であり、（c）はそのB-B'断面図である。

【0051】

尚、本実施形態による光変調器10 Bは、第1の実施形態と同様な製造プロセスにおいて、半導体層3 9 a, 3 9 bを形成する工程を追加することで形成することが可能である。また、この他の構成は第1の実施形態と同様であるため、ここでは説明を省略する。

【0052】

〔第4の実施形態〕

また、本発明の第4の実施形態について、図面を用いて詳細に説明する。本実施形態は、第3の実施形態と同様に、第2の領域を空乏化する構成を有する。

【0053】

これを実現するにあたり、本実施形態では、第2の領域の上部に逆バイアスを印加するための金属電極4 3 a, 4 3 bを形成する。即ち、本実施形態では、第2の領域に逆バイアスを印加することで、第3の実施形態と同様に、第2の領域を空乏化させて、第1の領域間を電氣的に分離する。これにより、変調信号による電界を効率よくコア層8 a（8 b）に印加することが可能になる。従って、光が閉じ込められるコア層8 a（8 b）にかかる電界をより小さな変調電圧で誘起

させることが達成される。

【 0 0 5 4 】

尚、本実施形態によるマッハツェンダ型の光変調器 1 0 C の構成を図 7 に示す。図 7 において、(a) は光変調器 1 0 C の上面図であり、(b) はその A - A ' 断面図であり、(c) はその B - B ' 断面図である。

【 0 0 5 5 】

また、上部クラッド層 9 a , 9 b の上に薄い絶縁膜を形成し、逆バイアスを印加するための金属電極 4 3 a , 4 3 b をその上に形成しても有効に作用させることが可能である。

【 0 0 5 6 】

〔他の実施形態〕

更に、本発明は、変調電極への印加電圧によって発生される電界を光を閉じ込めるコア層に有効に作用させることが目的であるため、動作電圧の低減化以外の特性評価項目であるところの高周波の変調信号と光の速度整合を得るために、セグメントに分割された変調電極部での容量成分を調整するためなどの目的やコア層から僅かにクラッド層にしみ出る光の損失を抑える目的などのために、クラッド層の一部のコア側にノンドープ層を含むようなノンドープ層と導電層との多層クラッド構造とすることも可能である。

【 0 0 5 7 】

また、以上の説明では、少なくともガリウム (G a) , ヒ素 (A s) , アンチモン (S b) , アルミニウム (A l) , インジウム (I n) , リン (P) , 窒素 (N) , 亜鉛 (Z n) , カドミウム (C d) , セレン (S e) , 硫黄 (S) のいずれか 1 つを含む化合物半導体を用いた場合を示したが、これを例えば、少なくともケイ素 (S i) , ゲルマニウム (G e) , カーボン (C) のいずれか 1 つを含むシリコン系半導体を用いても同様の構成とすることが可能である。

【 0 0 5 8 】

このように、本発明はその趣旨を逸脱しない限り種々変形して実施可能である。

【 0 0 5 9 】

【発明の効果】

以上説明したように、本発明によれば、変調電極が形成される第1の領域間を相互に電気的に分離することができるため、変調電圧が低減化された光変調器を提供することができる。また、このような効果を得られる光変調器の製造方法も提供される。

【図面の簡単な説明】

【図1】

従来技術によるマッハツェンダ型光変調器の構造を示す図であり、(a)はその上面図であり、(b)はそのA-A'断面図である。

【図2】

本発明の第1の実施形態による光変調器10の構造を示す図であり、(a)はその上面図であり、(b)はそのA-A'断面図であり、(c)はB-B'断面図である。

【図3】

本発明の第1の実施形態で得られる変調信号の損失(S21)と従来技術1, 2で得られる変調信号の損失(S21)との比較を示すグラフである。

【図4】

本発明の第1の実施形態による光変調器10の製造プロセスを示す図である。

【図5】

本発明の第2の実施形態による光変調器10Aの構造を示す図であり、(a)はその上面図であり、(b)はそのA-A'断面図であり、(c)はB-B'断面図である。

【図6】

本発明の第3の実施形態による光変調器10Bの構造を示す図であり、(a)はその上面図であり、(b)はそのA-A'断面図であり、(c)はB-B'断面図である。

【図7】

本発明の第4の実施形態による光変調器10Cの構造を示す図であり、(a)はその上面図であり、(b)はそのA-A'断面図であり、(c)はB-B'断

面図である。

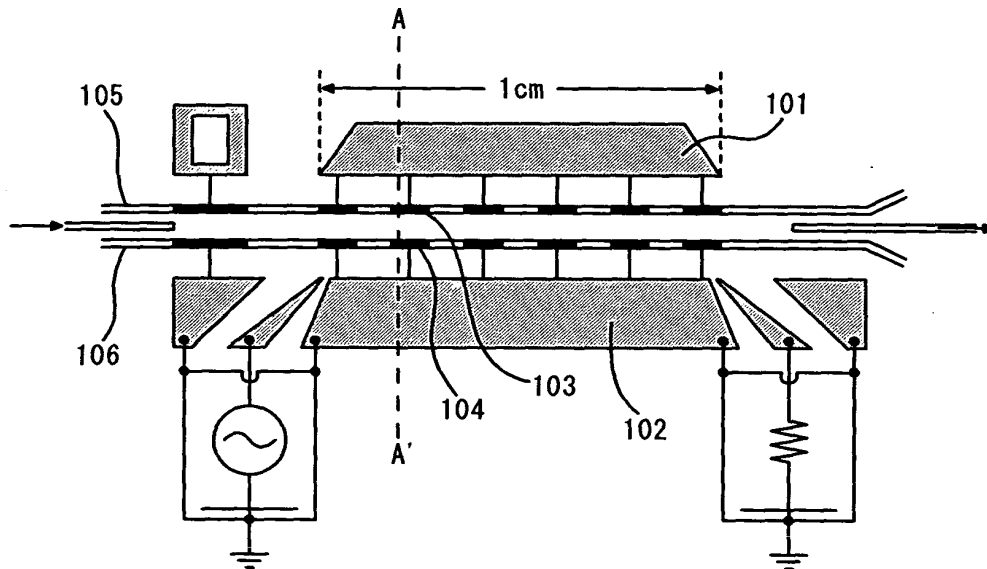
【符号の説明】

- 1 半絶縁性半導体基板
- 2 a、2 b 光導波路
- 3 a、3 b 進行波電極
- 4 a、4 b 変調電極
- 5 a、5 b エアブリッジ
- 6 a、6 b、1 6、2 6 a、2 6 b 分離部
- 7、1 7 下部クラッド層
- 8 a、8 b、1 8 コア層
- 9 a、9 b、1 9、1 9' 上部クラッド層
- 1 0、1 0 A、1 0 B、1 0 C 光変調器
- 1 1 オシレータ
- 1 2 インピーダンス
- 1 6' 開口部
- 2 0 半導体層
- 2 1、2 2、2 3 レジストパターン
- 2 4 保護膜
- 3 9 a、3 9 b 半導体層
- 4 3 a、4 3 b 金属電極

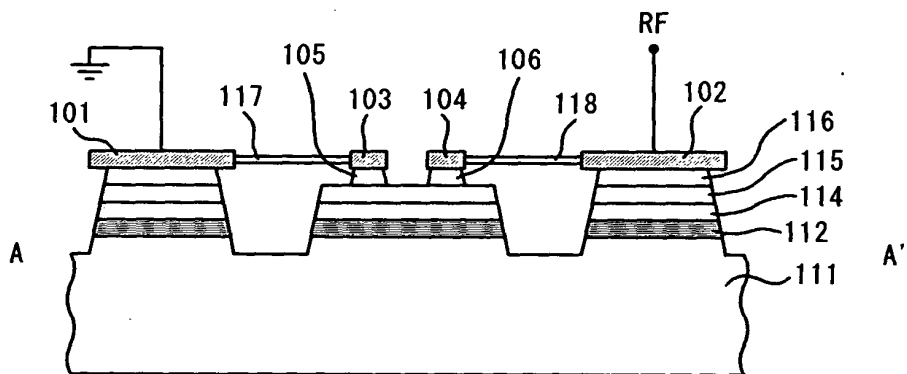
【書類名】 図面

【図 1】

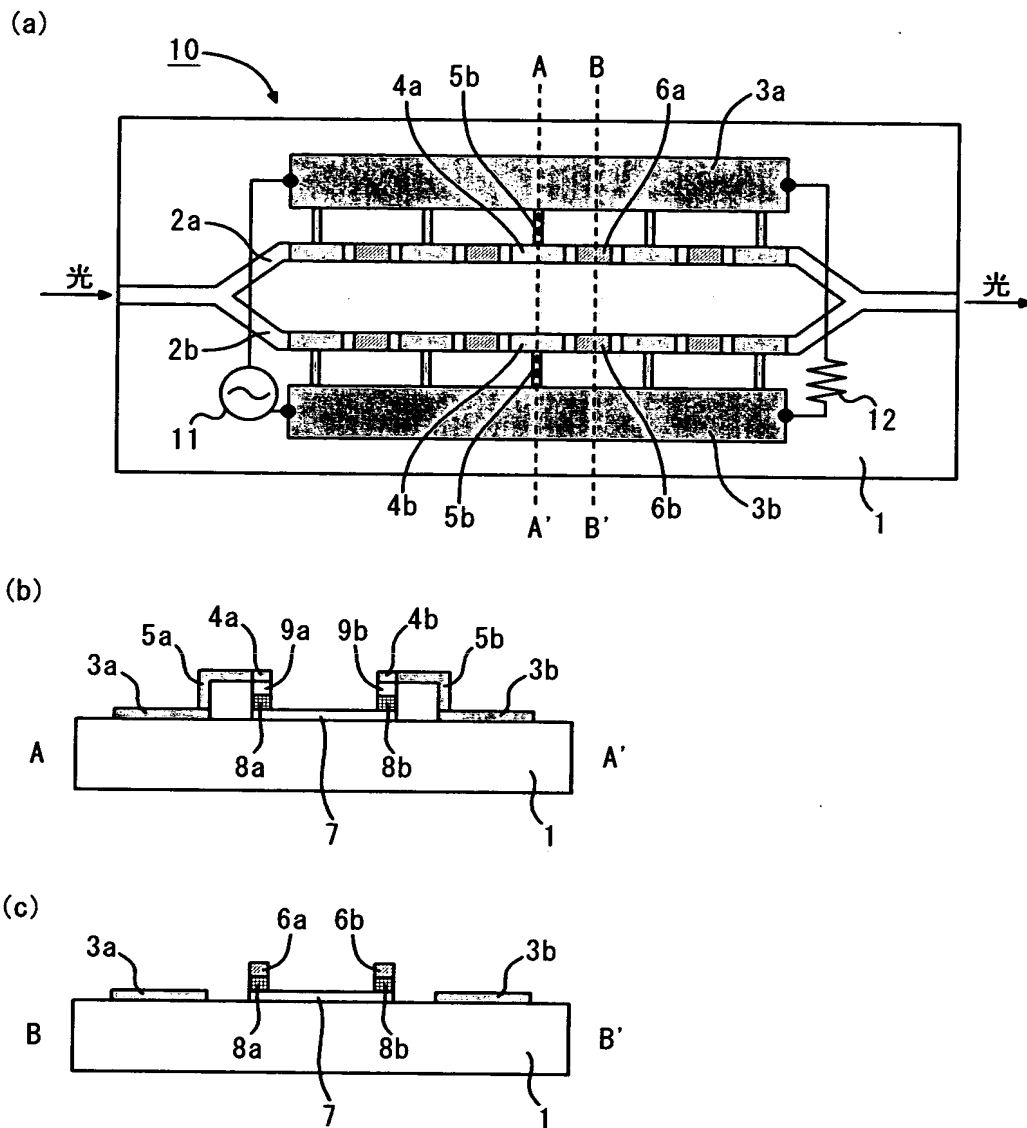
(a)



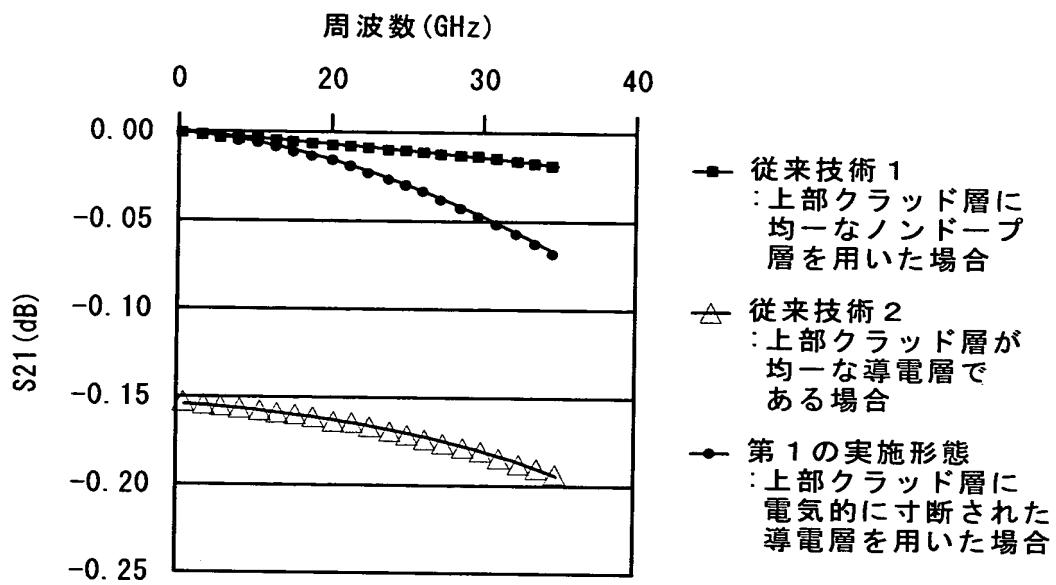
(b)



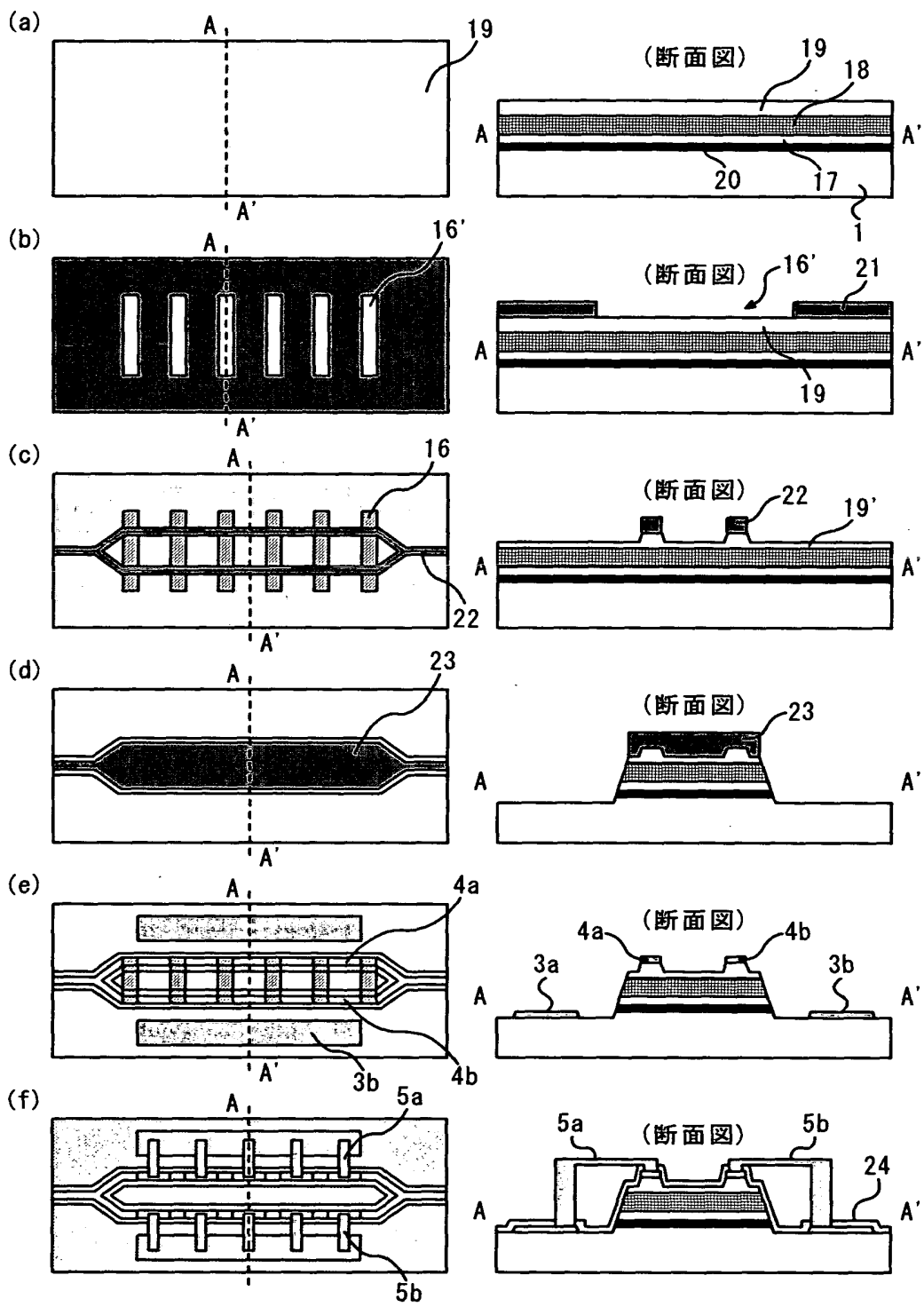
【図 2】



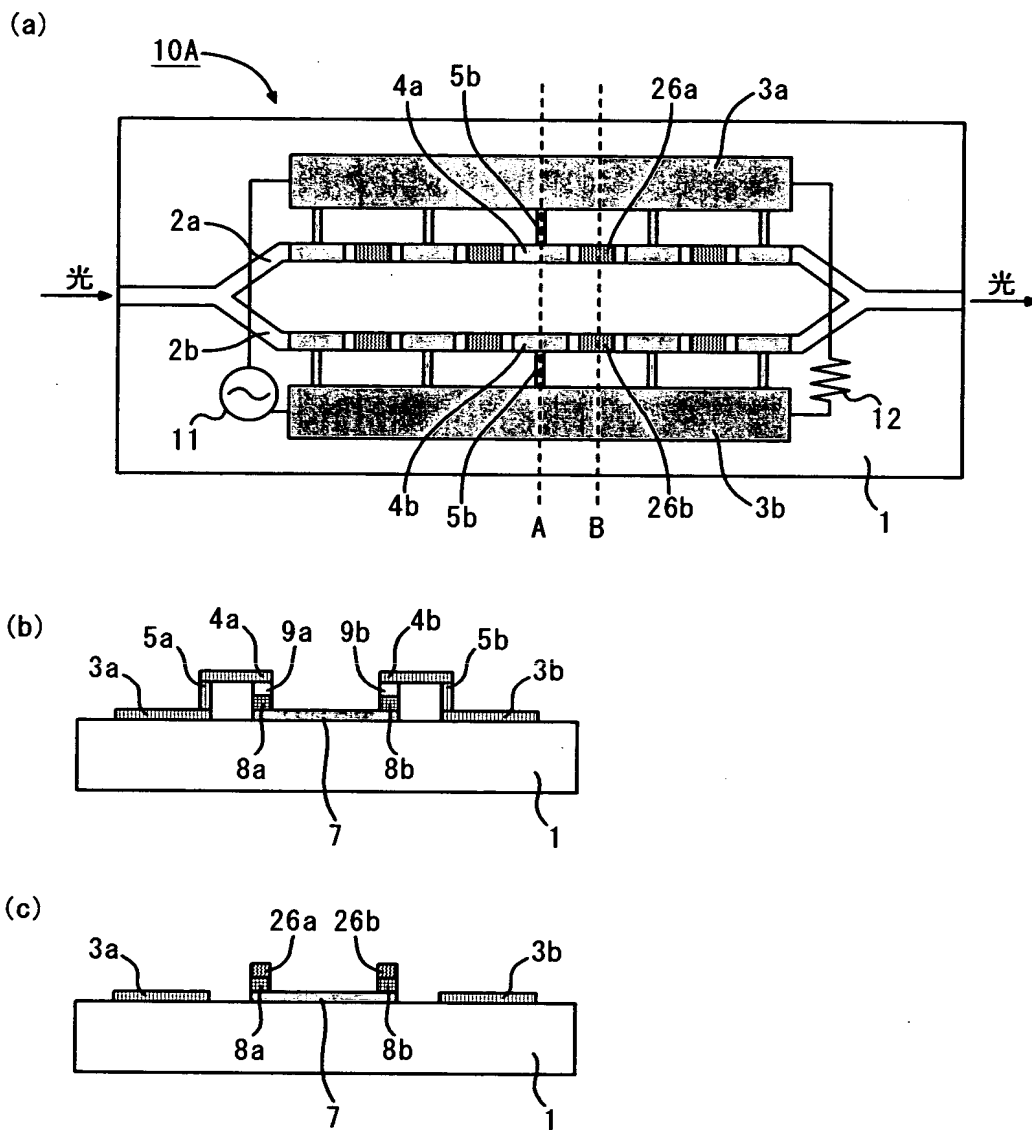
【図 3】



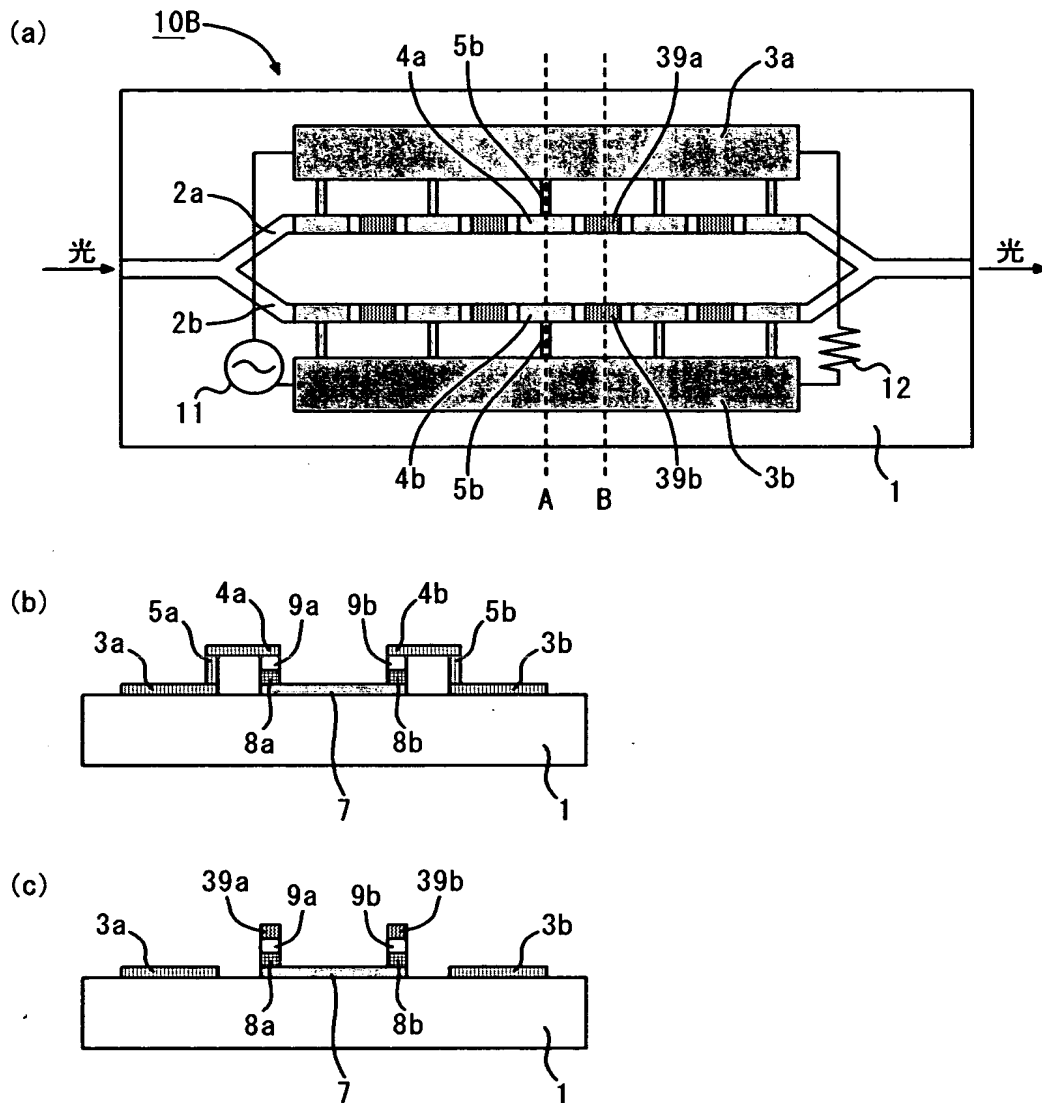
【図 4】



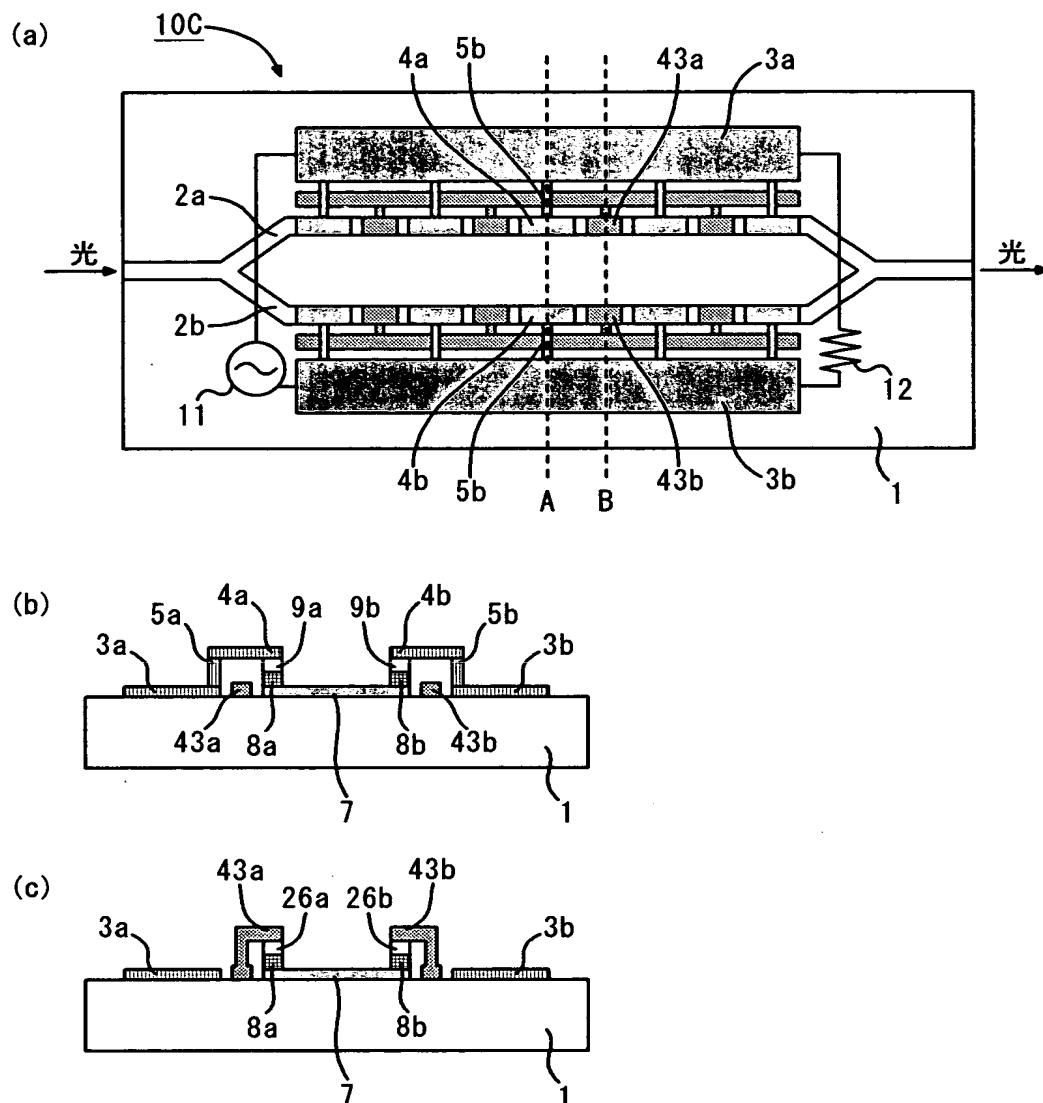
【図 5】



【図 6】



【図 7】



【書類名】 要約書

【要約】

【課題】 変調電圧が低減化された光変調器を提供する。更にこのような効果を得られる光変調器の製造方法を提供する。

【解決手段】 光導波路 2 a, 2 b の上部に設けられた P 型又は N 型の上部クラッド層 9 a, 9 b と、光導波路 2 a, 2 b の延在部における上部クラッド層 9 a, 9 b 上にそれぞれ離間して設けられ、光導波路部 2 a, 2 b に変調信号を印加する複数の変調電極 4 a, 4 b とを有し、上部クラッド層 9 a, 9 b が、複数の変調電極 4 a, 4 b の直下に位置する第 1 の領域と、該第 1 の領域の間に位置する第 2 の領域とを有し、該第 2 の領域に、第 1 の領域間を電氣的に分離する分離部 6 a, 6 b を有する。この分離部 6 a, 6 b は例えば高抵抗の半導体層や第 1 の領域の導電型と反対の導電型の半導体層等で形成される。更に、第 2 の領域を空乏化する構成としても良い。

【選択図】 図 2

出 願 人 履 歴 情 報

識別番号 [0 0 0 1 5 4 3 2 5]

1. 変更年月日 1 9 9 2 年 4 月 6 日

[変更理由] 名称変更

住 所 山梨県中巨摩郡昭和町大字紙漣阿原 1 0 0 0 番地

氏 名 富士通カンタムデバイス株式会社

出 願 人 履 歴 情 報

識別番号 [000005223]

1. 変更年月日 1996年 3月26日

[変更理由] 住所変更

住 所 神奈川県川崎市中原区上小田中4丁目1番1号
氏 名 富士通株式会社